

2017. 5.22

電子計算機工学

Ibaraki Univ. Dept of Electrical & Electronic Eng.

Keiichi MIYAJIMA

制御アーキテクチャ

制御機構(装置)

コンピュータのプロセッサを構成する**主要なハードウェア機構**。演算装置やメモリ装置などの他のハードウェア装置や機構を**制御**する。

制御アーキテクチャ

制御機能におけるハードウェア／ソフトウェア・トレードオフのこと。

制御アーキテクチャ

現在の制御機構は、制御対象に応じて、プロセッサの各所に分散して実装。

まとめて

制御装置 (Control Unit)

制御方式

- **配線論理制御 (ワイヤードロジック (Wired-logic) 制御)**
ハードウェア (順序論理回路) で実現

高速 ← → **設計が複雑、変更が困難**

簡素な命令セットアーキテクチャに適している
RISC型プロセッサ

- **マイクロプログラム制御**

マイクロプログラム (ファームウェア) と呼ばれるソフトウェアで制御

中速 ← → **修正が容易、調整が容易**

複雑な命令セットアーキテクチャに適している
CISC型プロセッサ

マシン命令の実行と制御

ノイマン型コンピュータでは命令は命令実行サイクルの順に行われる。
制御の観点からまとめると、

(1) フェッチ

命令をメインメモリから取り出す

(2) デコード

命令をデコード(解読)する

(3) 実行

命令を実行する

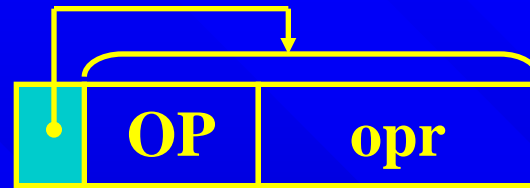
(4) 順序制御

次に実行する命令の格納アドレスを決定する

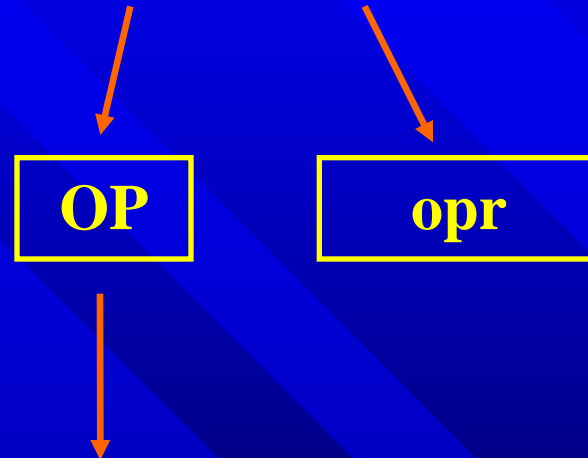
制御アーキテクチャの議論で重要なのは(2)と(4)

命令デコードステージの制御

① 命令形式の決定



② OP(命令)コードとオペランドの分離・抽出



③ 制御信号などの生成

配線論理制御: 信号そのもの

マイクロプログラム制御: 命令機能を実現するマイクロプログラムの開始アドレス

マシン命令の実行と制御

ノイマン型コンピュータでは命令は命令実行サイクルの順に行われる。
制御の観点からまとめると、

(1) フェッチ

命令をメインメモリから取り出す

(2) デコード

命令をデコード(解読)する

(3) 実行

命令を実行する

(4) 順序制御

次に実行する命令の格納アドレスを決定する

制御アーキテクチャの議論で重要なのは(2)と(4)

命令実行順序制御

プログラムカウンタ(PC)を現在実行している命令長分だけ増加させる。

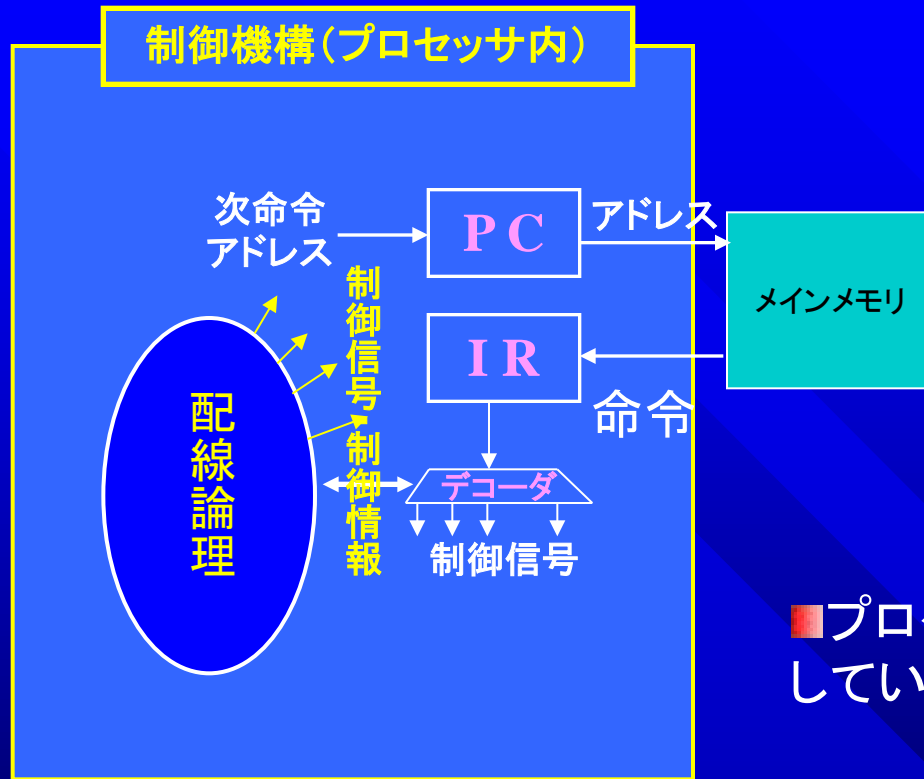
順序制御命令(プログラム制御命令、分岐命令)の時、

命令デコードステージで抽出したオペランドである分岐先(候補)アドレス情報を基に次命令アドレスを生成

特に条件分岐命令のとき、分岐方向の判定に使用する条件がどのタイミングで発生する(したもの)かを十分考慮する必要がある。

制御機構

配線論理制御機構の構成



■プログラムカウンタ(PC): 現在実行している命令のアドレスを置く

■命令レジスタ(IR): 現在実行中の命令そのものを置く

■命令デコーダ: 命令語をデコードし、各装置や機構へ分配する制御信号や制御情報を生成

制御対象

- 順序制御機構
- 演算制御機構
- メインメモリ制御機構
- その他
 - タイミング信号の生成
 - レジスタなどのプロセッサ内格納機構へのアクセス
 - (命令、データ、アドレス)バスの管理
 - 入出力装置との通信

詳細な記述については教科書p.127を参照のこと

同期式制御と非同期式制御

同期制御



クロック

回路が簡単、設計が容易

無駄時間がある

非同期

非同期



回路が複雑

無駄時間がない、きめ細かい制御

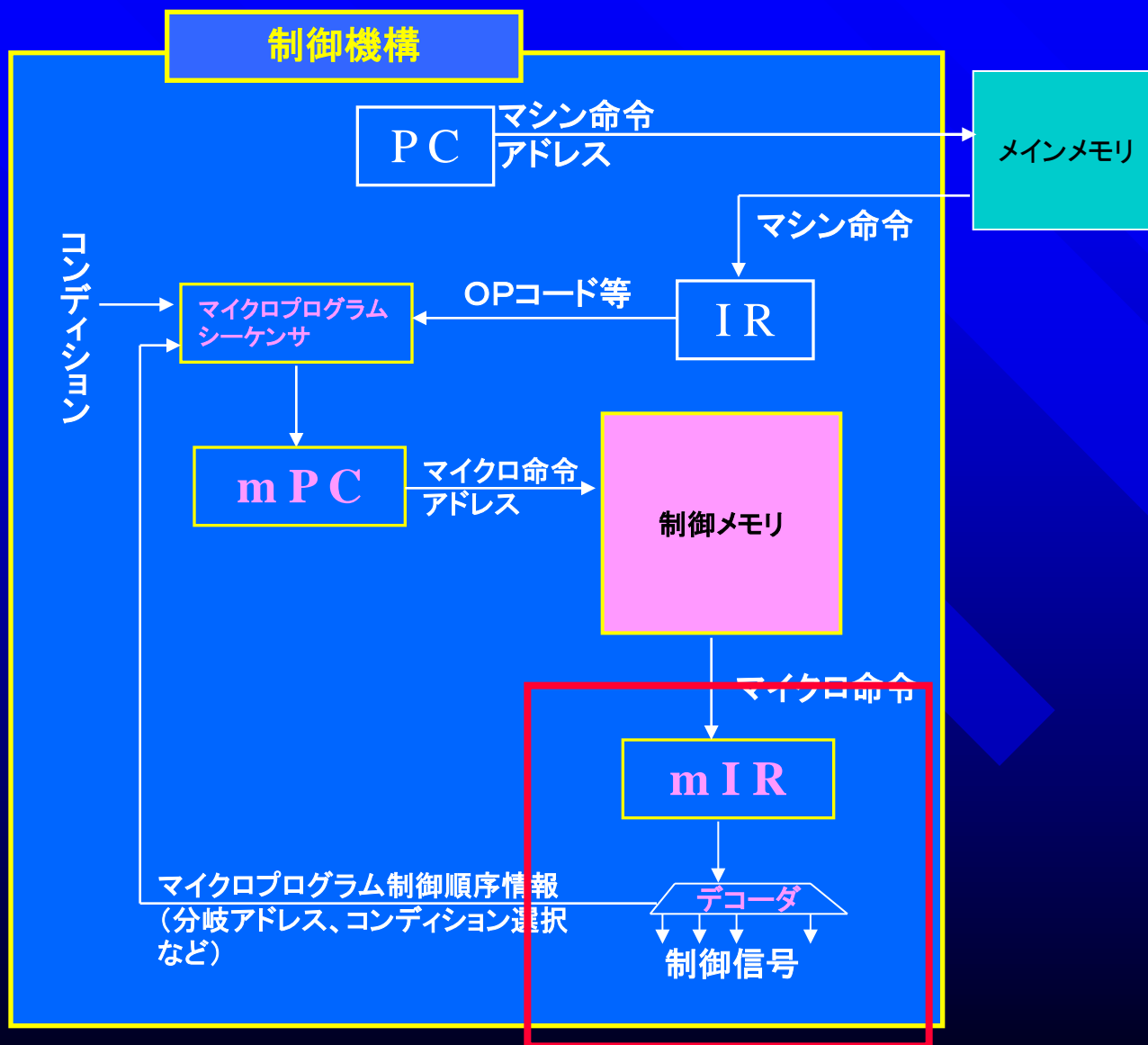
マイクロプログラム制御

マイクロプログラム(ファームウェア)の格納場所

メインメモリ

専用メモリ

マイクロプログラム制御機構



マイクロ命令形式



垂直型

ハードウェアの規模を
小型化できる



水平型

高速化可能
現在はこちらが主流

制御メモリ: プロセッサ内にROMとして
実装される

本日のまとめ

制御アーキテクチャ

1. 制御方式

配線論理制御、マイクロプログラム制御

2. マシン命令の実行と制御

マシン命令実行サイクル、命令デコード、命令実行順序制御

3. 制御機構

同期式制御と非同期式制御

4. マイクロプログラム制御

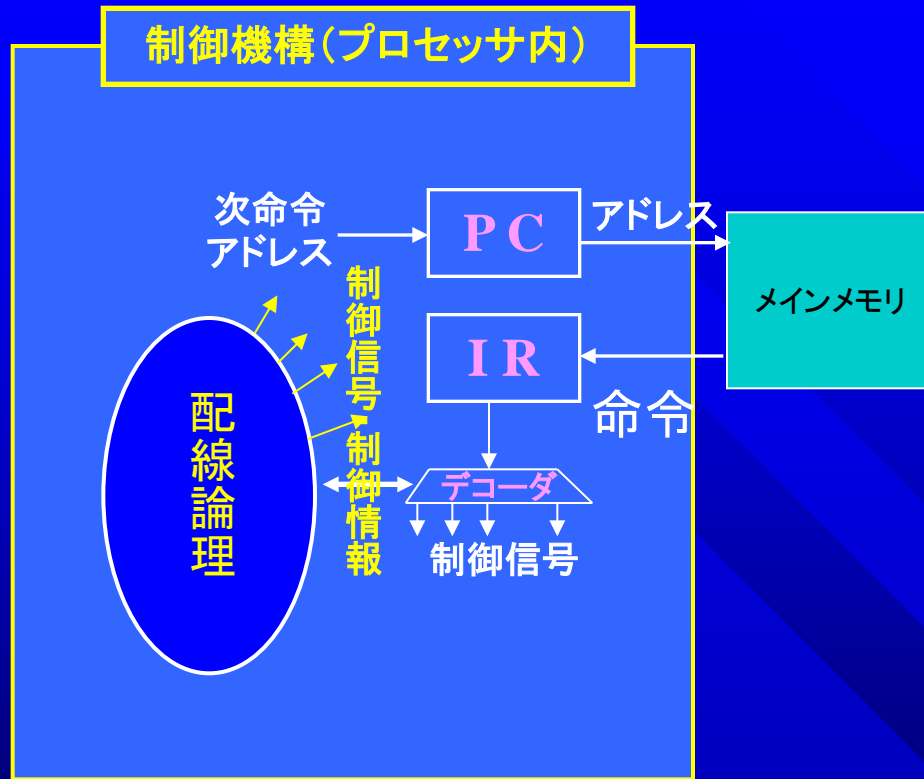
ハードウェア構成、命令形式

本日の課題

1. マイクロプログラム制御方式の長所と短所について、配線論理制御方式と比較して述べよ。
2. マイクロプログラム制御機構のハードウェア構成では、配線論理制御機構のハードウェア構成の他にどのようなハードウェア機構を必要とするか、機構の簡単なハードウェア構成図を示して説明せよ。
3. 2種類のマイクロ命令形式を示し、それぞれの特徴について、ハードウェア／ソフトウェア・トレードオフの観点から述べよ。

制御機構

配線論理制御機構の構成



■ 命令レジスタ(IR) : 現在実行中の命令そのものを置く

■ 命令デコーダ : 命令語をデコードし、各装置や機構へ分配する制御信号や制御情報を生成